



PATENT

Customer No. 31561

Attorney Docket No.: 8868-US-PA

2663

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Claymens Lee
Application No. : 10/064,238
Filed : 2002/6/25
For : METHOD FOR HARDWARE REDUCTION IN ECHO
CANCELLER AND NEAR-END CROSSTALK
CANCELLER

#2

Examiner

ASSISTANT COMMISSIONER FOR PATENTS

Washington, D.C. 20231

RECEIVED
AUG 26 2002
Technology Center 2600

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.: 91110099,
filed on: 2002/5/15.

A return prepaid postcard is also included herewith.

Respectfully Submitted,

JIANQ CHYUN Intellectual Property Office

Dated: August 19, 2002

By:

Belinda Lee

Registration No.: 46,863

Please send future correspondence to:

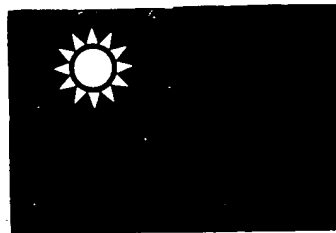
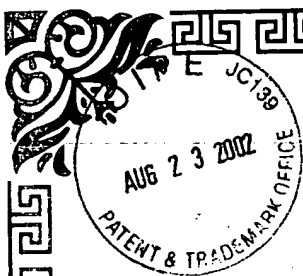
7F.-1, No. 100, Roosevelt Rd.,

Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234

Best Available Copy



#2

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder

申請 日：西元 2002 年 05 月 15 日
Application Date

申請 案 號：091110099
Application No.

RECEIVED
AUG 26 2002

申請 人：凱訊電子股份有限公司 Technology Center 2600
Applicant(s)

CERTIFIED COPY OF
PRIORITY DOCUMENT

局 長
Director General

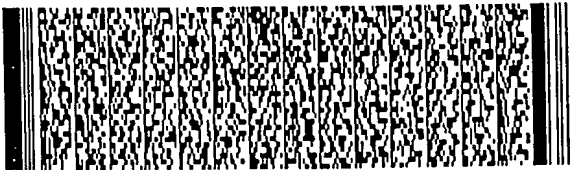
陳 明 邦

發文日期：西元 2002 年 7 日
Issue Date

發文字號：09111012968
Serial No.

申請日期：	案號：
類別：	
(以上各欄由本局填註)	

發明專利說明書

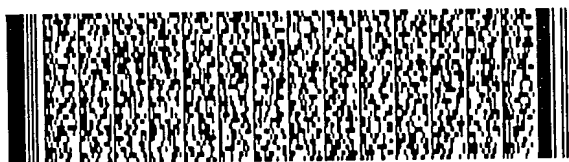
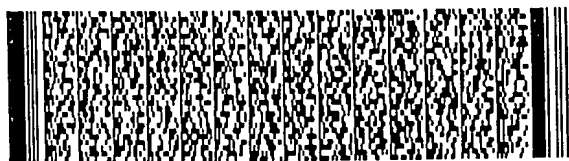
一、 發明名稱	中 文	降低回音消除器及近端串音消除器中之硬體數目的方法
	英 文	Hardware reduction method for digital echo canceller or near-end crosstalk canceller.
二、 發明人	姓 名 (中文)	1. 李仲雄
	姓 名 (英文)	1. Claymens Lee
	國 籍	1. 中華民國
	住、居所	1. 高雄縣鳳山市華興街93號
三、 申請人	姓 名 (名稱) (中文)	1. 凱訊電子股份有限公司
	姓 名 (名稱) (英文)	1. TOPIC Semiconductor Corp.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹市光復路二段2巷47號10樓
	代表人 姓 名 (中文)	1. 羅瑞祥
	代表人 姓 名 (英文)	1. Morris Lo
		

四、中文發明摘要 (發明之名稱：降低回音消除器及近端串音消除器中之硬體數目的方法)

一種降低回音消除器及近端串音消除器中之硬體數目的方法。此方法首先會對回音消除器(及近端串音消除器)之輸入資料序列進行 N (N 為正整數)倍降頻取樣。接著會對回音消除器(及近端串音消除器)之輸出資料序列進行 N 倍升頻取樣，而產生升頻資料序列。之後，會對升頻資料序列做低通濾波，而產生低通資料序列，以消除遠端回音訊號(及近端串音訊號)。本發明係藉由數位訊號處理的技術，而使回音消除器及近端串音消除器之分接頭(tap)的數目降低，因此可減少回音消除器及近端串音消除器在整個通訊積體電路上所佔據的面積。

英文發明摘要 (發明之名稱：Hardware reduction method for digital echo canceller or near-end crosstalk canceller.)

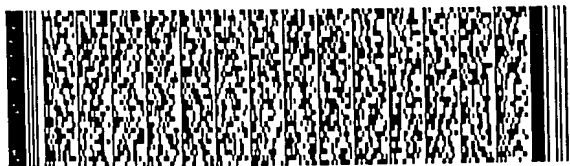
Hardware reduction method for digital echo canceller or near-end crosstalk canceller. The method first performs a process upon a serial of signals being transmitted to the echo cancellers (and the near-end crosstalk cancellers) by sampling the signals with a frequency divided by N times (N is interger). An process is then performed upon the series of signals being output from the echo cancellers (and the near-end crosstalk cancellers) by sampling the signals with



四、中文發明摘要 (發明之名稱：降低回音消除器及近端串音消除器中之硬體數目的方法)

英文發明摘要 (發明之名稱：Hardware reduction method for digital echo canceller or near-end crosstalk canceller.)

a frequency multiplied by N times to generate a serial of output signals. After that, a low-pass filtering process is performed upon the serial of output signals to generate a low-pass filtered serial of signals. The invention can reduce the number of taps used for the echo cancellers and near-end crosstalk cancellers. Therefore, an occupied area used for the echo cancellers and near-end crosstalk cancellers in a communication integrated circuit can be significantly reduced.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

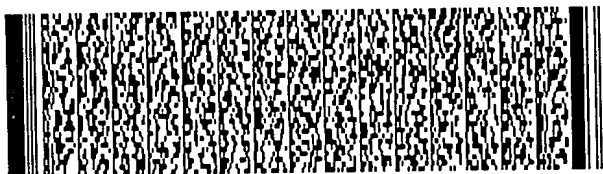
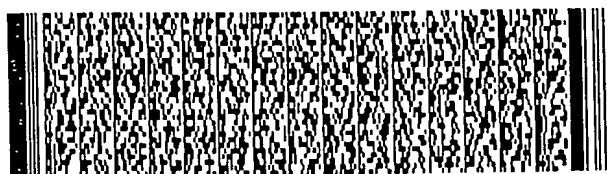
無

五、發明說明 (1)

本發明是有關於一種利用回音消除器及近端串音消除器，來消除遠端回音訊號及近端串音訊號之方法，且特別是有關於一種降低回音消除器及近端串音消除器中之硬體數目，而達成消除遠端回音訊號及近端串音訊號之方法。

在通訊系統中，通常會使用收發器(transceiver)，來做為訊號的傳輸。收發器係由傳送器(transmitter，簡稱TX)及接收器(receiver，簡稱RX)所組成。而具有混波(hybrid)電路之全多工的收發器，請參照第1圖所繪示。此全多工的收發器包括近端收發器102及遠端收發器104，所謂的全多工係意指在相同的時間，可以同時做傳送及接收的動作。其中，近端收發器102包括傳送器106及接收器108；而遠端收發器104包括傳送器110及接收器112。在近端收發器102與遠端收發器104之間，係以纜線(cable)114來連接。此外，近端收發器102係耦接到混波電路116；而遠端收發器104係耦接到混波電路118。近端收發器102及混波電路116係整合在一個晶片中，此晶片通常稱為運用數位訊號處理(digital signal process，簡稱DSP)的通訊積體電路(integrated circuit，簡稱IC)。同樣地，遠端收發器104及混波電路118也會整合在一個晶片中。底下將敘述此全多工的收發器如何傳輸訊號。

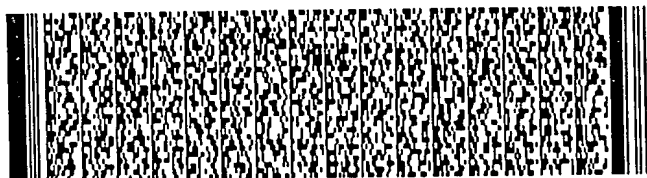
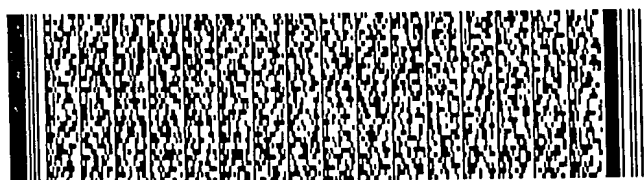
一般而言，近端收發器102中的傳送器106，會將訊號經由纜線114，而傳送到遠端收發器104中的接收器112。同樣地，遠端收發器104中的傳送器110，也會將訊號經由纜線114，而回傳到近端收發器102中的接收器108。然



五、發明說明 (2)

而，當近端收發器102中的傳送器106將訊號傳送到遠端收發器104時，如果在纜線114與遠端收發器104之間的阻抗不匹配，則會產生遠端回音(echo)訊號120。遠端回音訊號120會回傳至近端收發器102中的接收器108，而接收器108會將遠端回音訊號120視為干擾的雜訊。為了消除遠端回音訊號120，因此需要使用回音消除器(echo canceller，簡稱EC)。習知之一種EC，請參照第2圖所繪示。此EC經常採用可調整的有限脈衝響應(finite impulse response，簡稱FIR)濾波器。在第2圖中， $(x^0, x^1, x^2, x^3, \dots, x^N)$ 為EC的輸入資料序列；方塊(202、204、206、208到210)為延遲電路，係用來延遲輸入資料序列； c^1, c^2, c^3, c^4 到 c^N 為係數；而 $(z^0, z^1, z^2, z^3, \dots, z^N)$ 為EC的輸出資料序列，此輸出資料序列係用來消除遠端回音訊號。由於遠端回音訊號120所傳輸的距離大約為纜線114長度的二倍，為了消除經過這樣長距離的遠端回音訊號120，所以習知之EC會具有非常多的分接頭(tap)數目。

此外，如果近端收發器102中的傳送器106所傳送的訊號，係使用超過一條接線(wire)來傳送，則需考慮串音(crosstalk)效應。在串音效應中，係以近端串音(near-end crosstalk，簡稱NEXT)訊號最為嚴重。如第1圖所繪示，因為串音效應所產生的近端串音訊號122，需使用近端串音消除器(near-end crosstalk canceller，簡稱NC)來去除。而習知的一種NC之結構係與第2圖相同。因此，習知之NC也會具有非常多的分接頭(tap)數目。



五、發明說明 (3)

由上述可知，習知的EC及NC會因為分接頭數目過多，而佔據很大部分的矽面積，所以會使得整個晶片的尺寸變的很龐大。

有鑑於此，本發明提出一種降低回音消除器及近端串音消除器中之硬體數目的方法。本發明係藉由數位訊號處理的技術，而使回音消除器及近端串音消除器之分接頭的數目降低，因此可減少回音消除器及近端串音消除器在整個通訊IC上所佔據的面積。

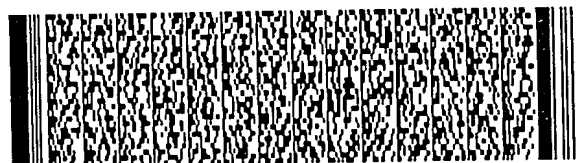
為達成上述及其他目的，本發明提出一種降低回音消除器中之硬體數目的方法。此方法首先會對回音消除器之輸入資料序列進行 N (N 為正整數)倍降頻取樣。接著會對回音消除器之輸出資料序列進行 N 倍升頻取樣，而產生升頻資料序列。之後，會對升頻資料序列做低通濾波，而產生低通資料序列。

在本發明的一實施例中， N 倍降頻取樣可以調整取樣頻率。而 N 倍升頻取樣也可以調整取樣頻率。

在本發明的一實施例中，低通資料序列係用以消除遠端回音訊號。

在本發明的一實施例中，對升頻資料序列做低通濾波，而產生低通資料序列之步驟係使用低通濾波器來達成。而低通濾波器的截止頻率為輸入資料序列之取樣頻率的 $1/(2N)$ 倍。

在本發明的一實施例中，此方法係用於收發器中的接收器。



五、發明說明 (4)

在本發明的一實施例中，回音消除器係採用有限脈衝響應濾波器。

本發明還提出一種降低近端串音消除器中之硬體數目的方法。此方法首先會對近端串音消除器之輸入資料序列進行 N (N 為正整數)倍降頻取樣。接著會對近端串音消除器之輸出資料序列進行 N 倍升頻取樣，而產生升頻資料序列。之後，會對升頻資料序列做低通濾波，而產生低通資料序列。

在本發明的另一實施例中， N 倍降頻取樣可以調整取樣頻率。而 N 倍升頻取樣也可以調整取樣頻率。

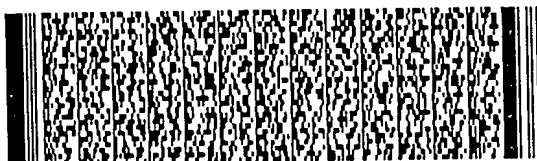
在本發明的一實施例中，低通資料序列係用以消除近端串音訊號。

在本發明的另一實施例中，對升頻資料序列做低通濾波，而產生低通資料序列之步驟係使用低通濾波器來達成。而低通濾波器的截止頻率為輸入資料序列之取樣頻率的 $1/(2N)$ 倍。

在本發明的另一實施例中，此方法係用於收發器中的接收器。

在本發明的另一實施例中，近端串音消除器採用有限脈衝響應濾波器。

綜上所述，本發明之降低回音消除器及近端串音消除器中之硬體數目的方法，係藉由數位訊號處理的技術，而使回音消除器及近端串音消除器之分接頭的數目降低，因此可減少回音消除器及近端串音消除器在整個通訊IC上所



五、發明說明 (5)

佔據的面積。

為讓本發明之上述和其他目的、特徵和優點，能更加明顯易懂，下文特舉較佳實施例，並配合所附圖示，做詳細說明如下：

重要元件標號：

102：近端收發器

104：遠端收發器

106，110：傳送器

108，112：接收器

114：纜線

116，118：混波電路

120：遠端回音訊號

122：近端串音訊號

202、204、206、208、210：延遲電路

302、408、506：低通濾波器(LPF)

304：類比至數位轉換器(ADC)

306、402、502：回音消除器(EC)

308：等化器

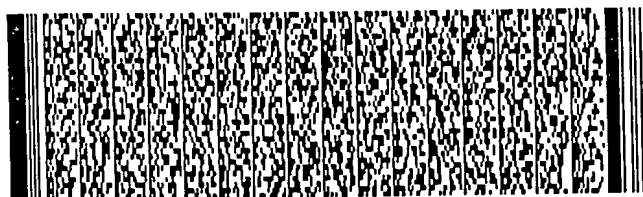
310：切片器(slicer)

404：2倍降頻裝置

406，504：2倍升頻裝置

較佳實施例：

為簡化起見，本發明之較佳實施例係以降低回音消除器(EC)中之硬體數目的方法，所實施的回音消除器來說



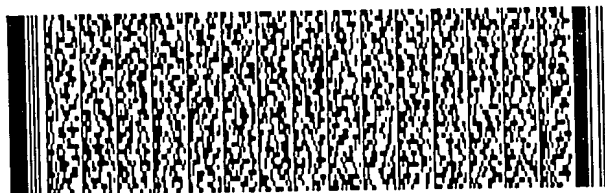
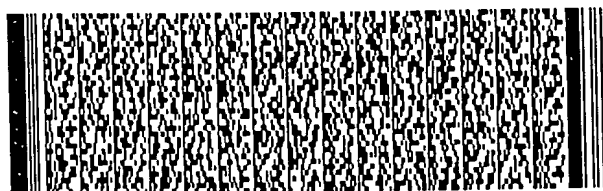
五、發明說明 (6)

明，然而相同的原理，也可適用於根據本發明之降低近端串音消除器(NC)中之硬體數目的方法，所實施的近端串音消除器中。

請參照第3圖，其繪示的是第1圖之接收器108的方塊圖。接收器108包括低通濾波器(low pass filter，簡稱LPF)302、類比至數位轉換器(analog to digital converter，簡稱ADC)304、EC(306)、等化器308、以及切片器(slicer)310。假設第1圖之傳送器106所傳送的TX訊號之頻率為 f_s 。根據取樣理論，接收器108中的低通濾波器302會具有 $f_s/2$ 的截止(cutoff)頻率，用來將接收到的訊號之頻率大於 $f_s/2$ 的部分濾掉，以避免折變(aliasing)效應，所以濾波器也稱為反折變(anti-aliasing)濾波器。因此，回音訊號也具有 $f_s/2$ 的頻寬。由第3圖可知，EC(306)係用來消除回音訊號，而當EC(306)的操作頻率為 f_s 時，會完全去除回音訊號。

然而，可將低通濾波器302的截止頻率降低 N (N 為正整數)倍(可以調整)，在本發明的一較佳實施例中，係將濾波器302的截止頻率降低2倍(亦即截止頻率為 $f_s/4$)，這樣可改善時脈的抖動(jitter)。藉由將低通濾波器302的截止頻率降低為 $f_s/4$ ，也會使接收到的回音訊號之頻寬降低為 $f_s/4$ 。在這種情況下，EC(306)的操作頻率不必須為 f_s ，取而代之的是，EC(306)的操作頻率只要 $f_s/2$ 即可。

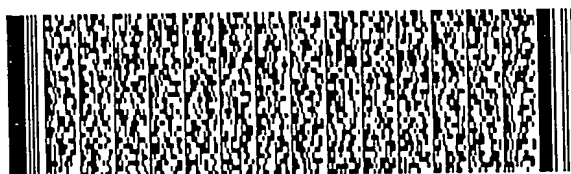
請參照第4圖，其繪示的是降低EC的操作頻率為 $f_s/2$ 之EC的方塊圖。此方塊圖包括EC(402)、2倍降頻裝置



五、發明說明 (7)

(404)、2倍升頻裝置(406)、以及低通濾波器408。其中，EC(402)係與第2圖之習知的EC相同，而低通濾波器408的截止頻率為 $f_s/4$ 。而降低EC的操作頻率為 $f_s/2$ 之方法，首先，2倍降頻裝置(404)會對EC(402)之輸出資料序列($z^0, z^1, z^2, z^3, \dots, z^N$)進行2倍降頻取樣(也稱為抽離(decimation))，而產生降頻資料序列(z^0, z^2, \dots)。接著，2倍升頻裝置(406)會對降頻資料序列(z^0, z^2, \dots)進行2倍升頻取樣(也稱為內插(interpolation))，而產生升頻資料序列($z^0, 0, z^2, 0, \dots$)。之後，低通濾波器408會對升頻資料序列($z^0, 0, z^2, 0, \dots$)做低通濾波，而濾掉頻率大於 $f_s/4$ 的部分，以產生低通資料序列，來消除回音訊號。

由第4圖可衍生知，如果將2倍降頻裝置(404)放置在EC(402)的輸入資料序列之前，也可以使EC(402)的操作頻率降低為 $f_s/2$ ，係如第5圖所繪示。第5圖繪示的是根據本發明之降低EC中之硬體數目的方法，所實施的一較佳實施例之方塊圖。此方塊圖包括EC(502)、2倍升頻裝置(504)、以及低通濾波器506。其中低通濾波器506的截止頻率為 $f_s/4$ 。而本發明之降低EC中之硬體數目的方法，首先，會對EC(502)之輸入資料序列($x^0, x^1, x^2, x^3, \dots, x^N$)進行2倍降頻取樣，而產生降頻輸入資料序列(x^0, x^2, \dots)。接著，2倍升頻裝置(504)會對EC(502)之輸出資料序列(z^0, z^2, \dots)，進行2倍升頻取樣，而產生升頻資料序列($z^0, 0, z^2, 0, \dots$)。之後，低通濾波器506會對升頻資料序列($z^0, 0, z^2, 0, \dots$)做低通濾波，而濾掉頻率大於 $f_s/4$ 的部分，以

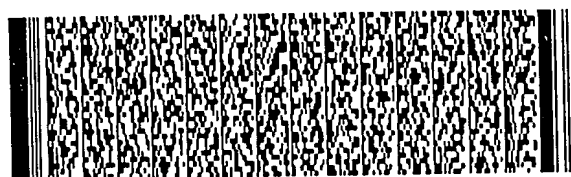
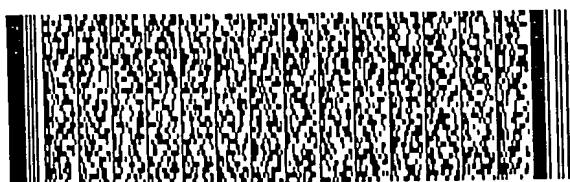


五、發明說明 (8)

產生低通資料序列，來消除回音訊號。因為降頻的輸入資料序列(x^0, x^2, \dots)之取樣頻率改變為 $fs/2$ (也就是取樣週期變為2倍)。由第5圖可知，延遲電路的數目比習知之EC中之延遲電路的數目降低一半，而係數(c^1, c^2, c^3, c^4 到 $c^{(N/2)}$)的數目也比習知之EC中之係數(c^1, c^2, c^3, c^4 到 c^N)的數目降低一半，所以EC(502)之分接頭的數目會比習知之EC降低一半。另外要補充說明的是，雖然本發明之較佳實施例未說明降低近端串音消除器之硬體數目的方法，但是熟習此技術者將顯然可知，根據本發明之降低近端串音消除器(NC)之硬體數目的方法，所得到的NC之分接頭的數目也會比習知之NC降低。

綜上所述，本發明之降低回音消除器及近端串音消除器中之硬體數目的方法，係藉由數位訊號處理的技術，而使回音消除器及近端串音消除器之分接頭的數目降低，因此可減少回音消除器及近端串音消除器在整個通訊IC上所佔據的面積。

雖然本發明已以較佳實施例揭露於上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

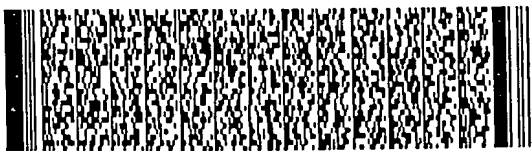
第1圖繪示的是具有混波電路之全多工的收發器；

第2圖繪示的是習知之一種回音消除器的結構圖；

第3圖繪示的是第1圖之接收器108的方塊圖；

第4圖繪示的是降低EC的操作頻率為 $f_s/2$ 之EC的方塊圖；以及

第5圖繪示的是根據本發明之降低回音消除器中之硬體數目的方法，所實施的一較佳實施例之方塊圖。



六、申請專利範圍

1. 一種降低回音消除器中之硬體數目的方法，包括下列步驟：

對該回音消除器之一輸入資料序列進行一 N (N 為正整數)倍降頻取樣；

對該回音消除器之一輸出資料序列進行一 N 倍升頻取樣，而產生一升頻資料序列；以及

對該升頻資料序列做低通濾波，而產生一低通資料序列。

2. 如申請專利範圍第1項所述之降低回音消除器中之硬體數目的方法，其中該 N 倍降頻取樣可以調整取樣頻率。

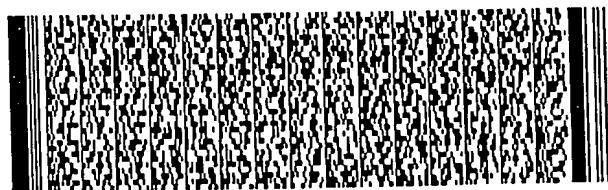
3. 如申請專利範圍第1項所述之降低回音消除器中之硬體數目的方法，其中該 N 倍升頻取樣可以調整取樣頻率。

4. 如申請專利範圍第1項所述之降低回音消除器中之硬體數目的方法，其中該低通資料序列係用以消除一遠端回音訊號。

5. 如申請專利範圍第1項所述之降低回音消除器中之硬體數目的方法，其中對該升頻資料序列做低通濾波，而產生該低通資料序列之步驟係使用一低通濾波器來達成。

6. 如申請專利範圍第5項所述之降低回音消除器中之硬體數目的方法，其中該低通濾波器的截止頻率為輸入資料序列之取樣頻率的 $1/(2N)$ 倍。

7. 如申請專利範圍第1項所述之降低回音消除器中之



六、申請專利範圍

硬體數目的方法，其中該方法係用於一收發器中的一接收器。

8. 如申請專利範圍第1項所述之降低回音消除器中之硬體數目的方法，其中該回音消除器係採用有限脈衝響應濾波器。

9. 一種降低近端串音消除器中之硬體數目的方法，包括下列步驟：

對該近端串音消除器之一輸入資料序列進行一 N (N 為正整數)倍降頻取樣；

對該近端串音消除器之一輸出資料序列進行一 N 倍升頻取樣，而產生一升頻資料序列；以及

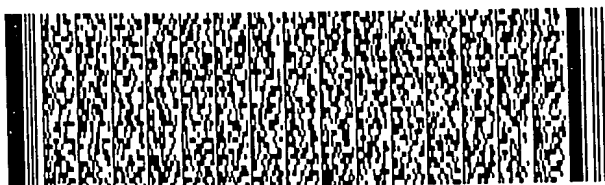
對該升頻資料序列做低通濾波，而產生一低通資料序列。

10. 如申請專利範圍第9項所述之降低近端串音消除器中之硬體數目的方法，其中該 N 倍降頻取樣可以調整取樣頻率。

11. 如申請專利範圍第9項所述之降低近端串音消除器中之硬體數目的方法，其中該 N 倍升頻取樣可以調整取樣頻率。

12. 如申請專利範圍第9項所述之降低近端串音消除器中之硬體數目的方法，其中該低通資料序列係用以消除一近端串音訊號。

13. 如申請專利範圍第9項所述之降低近端串音消除器中之硬體數目的方法，其中對該升頻資料序列做低通濾



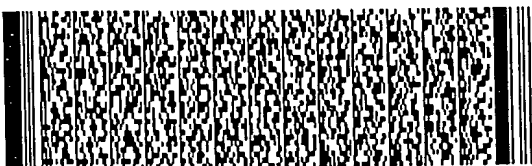
六、申請專利範圍

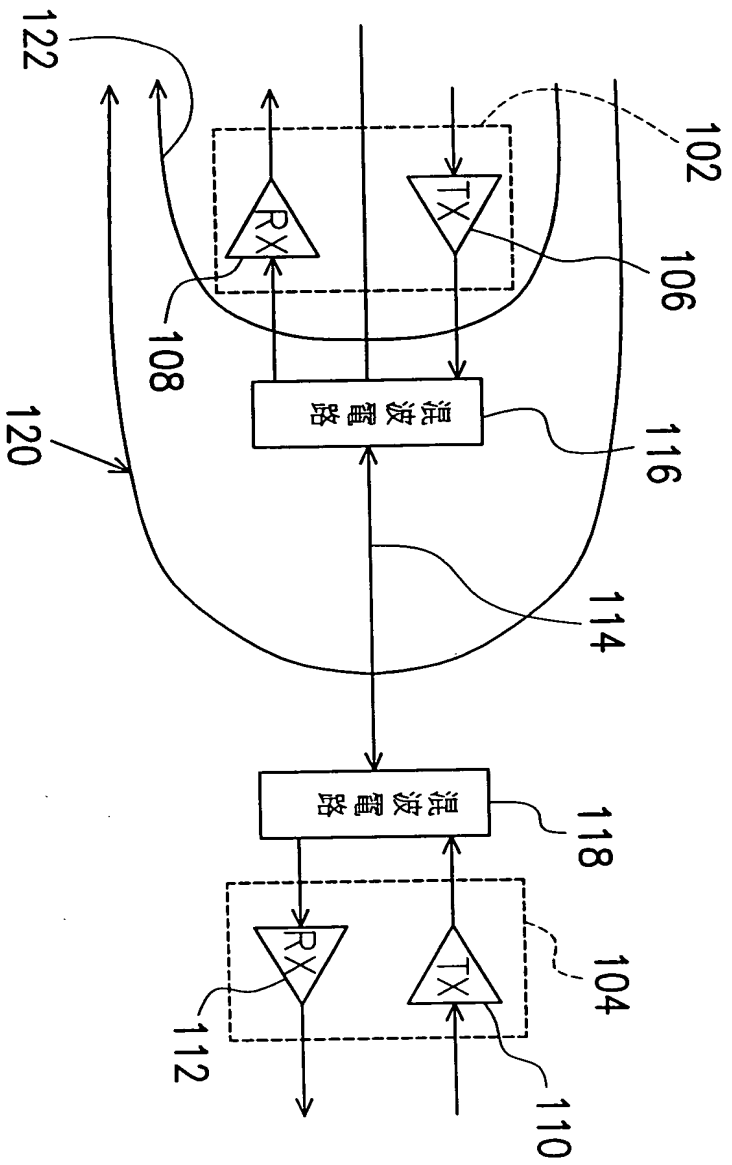
波，而產生該低通資料序列之步驟係使用一低通濾波器來達成。

14. 如申請專利範圍第13項所述之降低近端串音消除器中之硬體數目的方法，其中該低通濾波器的截止頻率為輸入資料序列之取樣頻率的 $1/(2N)$ 倍。

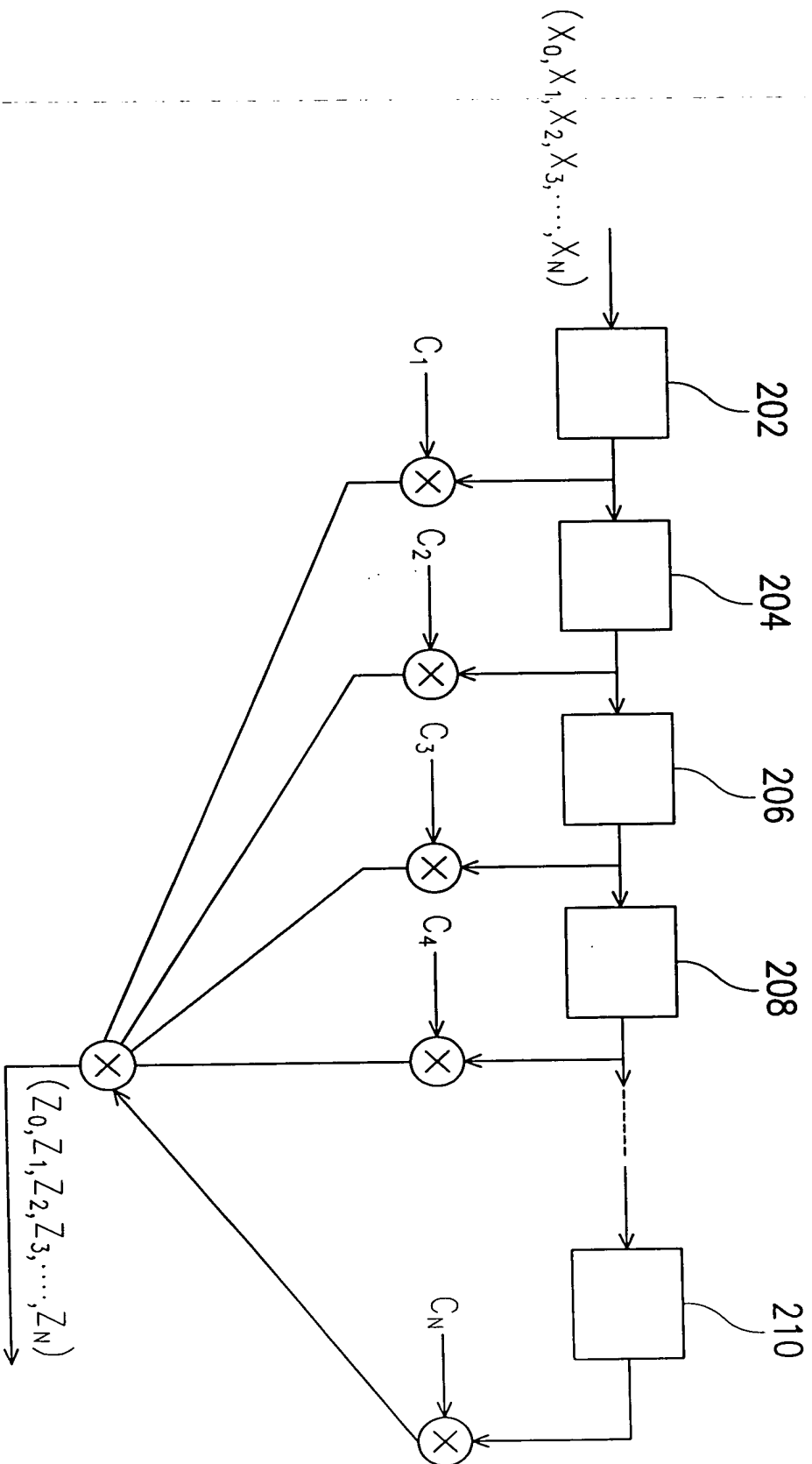
15. 如申請專利範圍第9項所述之降低回音消除器中之硬體數目的方法，其中該方法係用於一收發器中的一接收器。

16. 如申請專利範圍第9項所述之降低近端串音消除器中之硬體數目的方法，其中該近端串音消除器係採用有限脈衝響應濾波器。

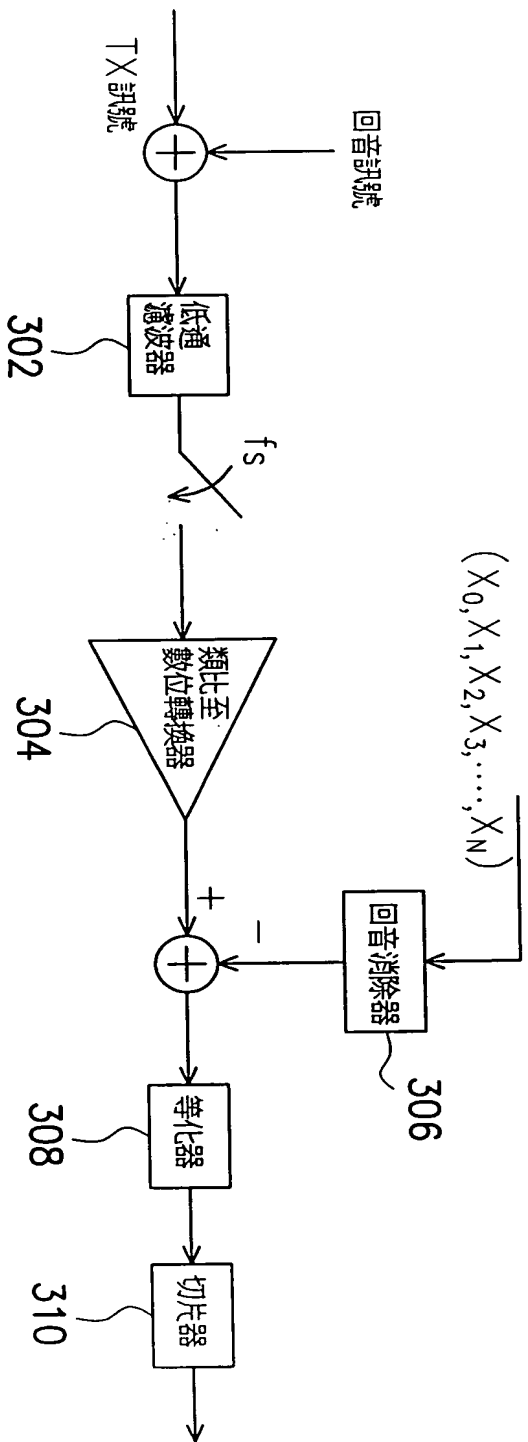




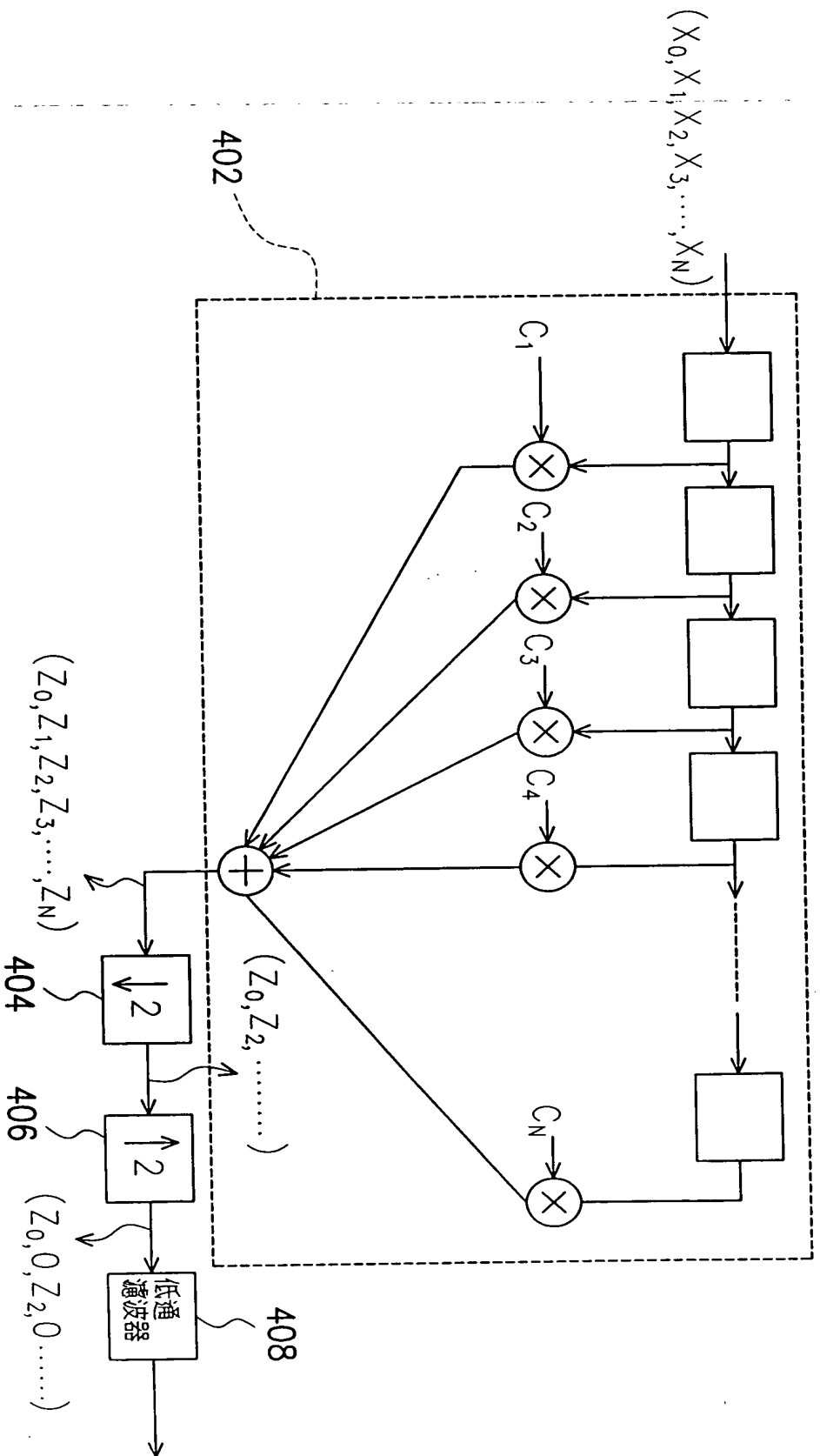
第 1 圖



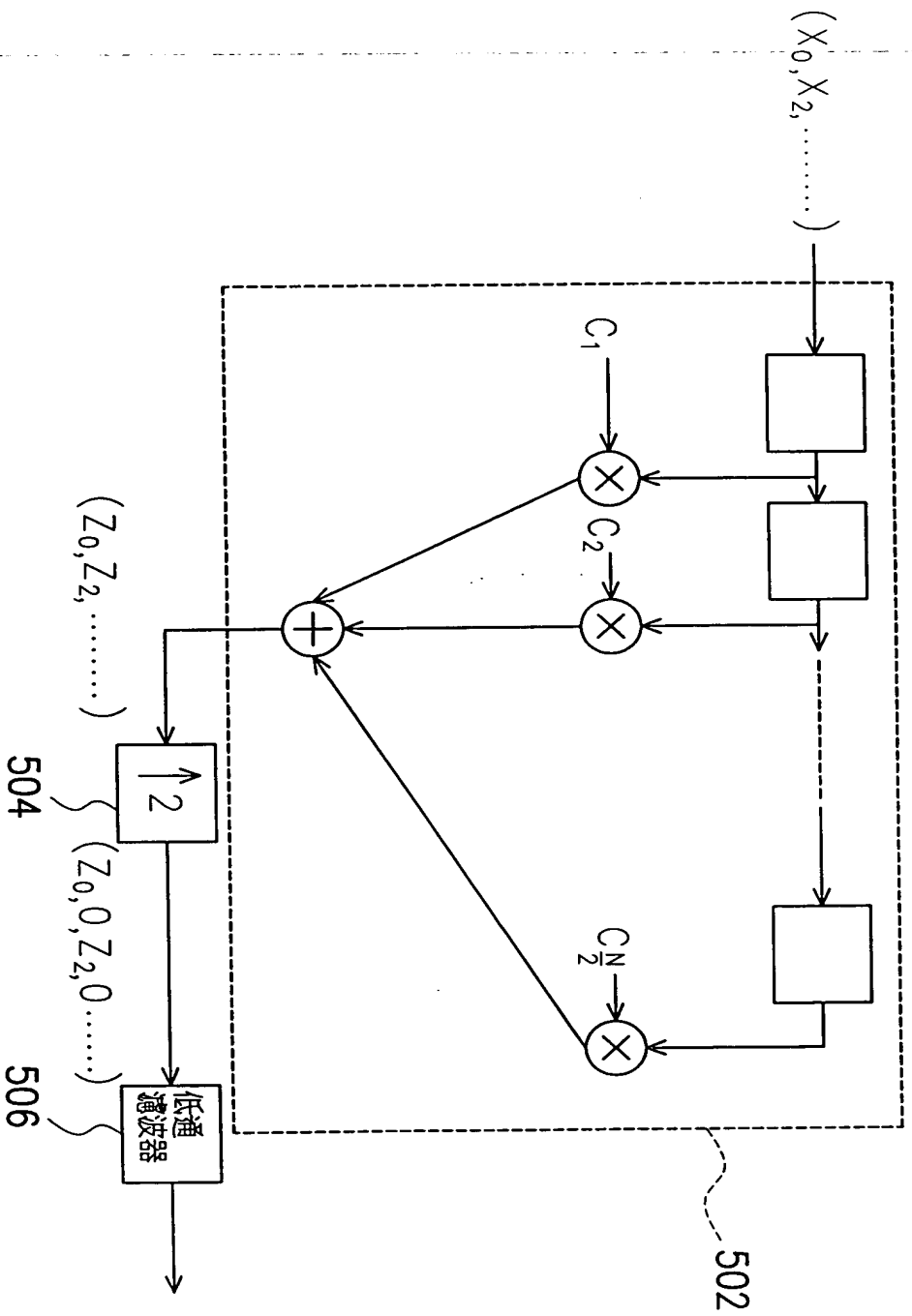
第 2 圖



第3圖

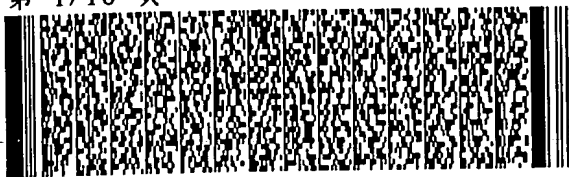


第 4 圖

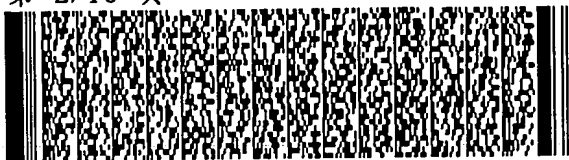


第 5 圖

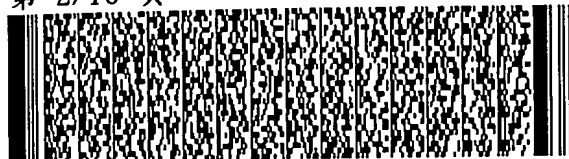
第 1/16 頁



第 2/16 頁



第 2/16 頁



第 3/16 頁



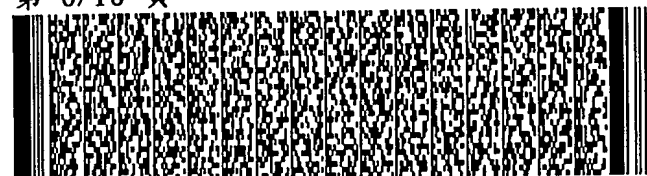
第 5/16 頁



第 5/16 頁



第 6/16 頁



第 6/16 頁



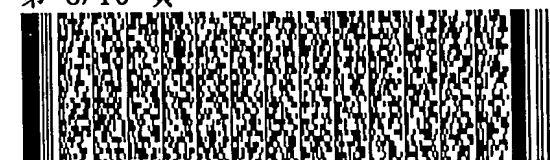
第 7/16 頁



第 7/16 頁



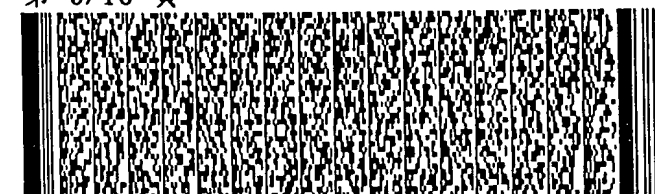
第 8/16 頁



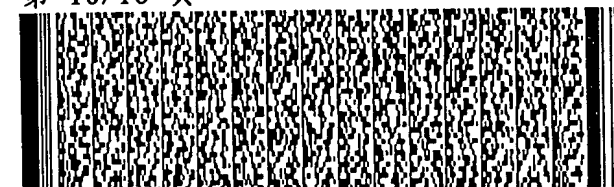
第 8/16 頁



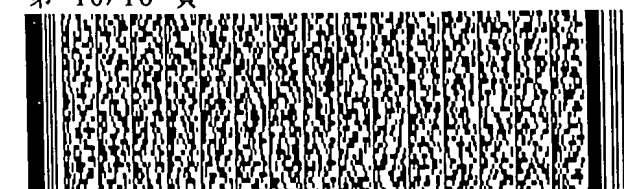
第 9/16 頁



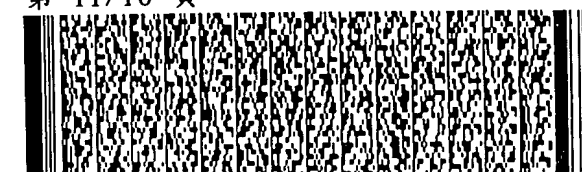
第 10/16 頁



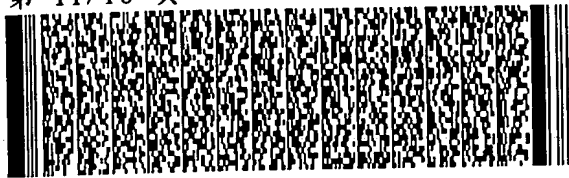
第 10/16 頁



第 11/16 頁



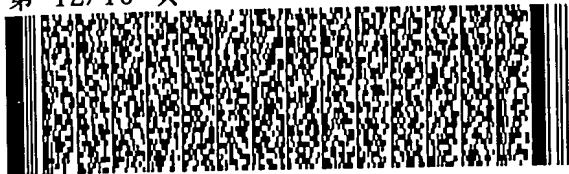
第 11/16 頁



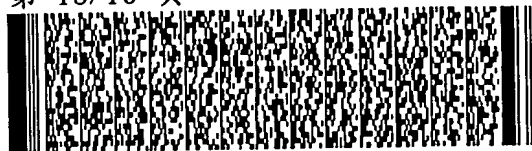
第 12/16 頁



第 12/16 頁



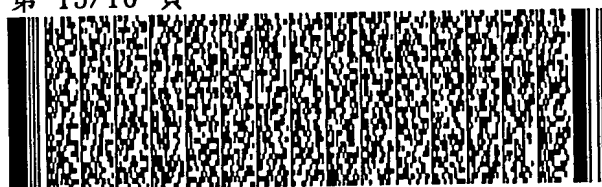
第 13/16 頁



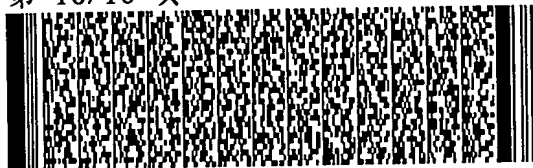
第 14/16 頁



第 15/16 頁



第 16/16 頁



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.